

<b>Wstęp</b> .....	9
<b>1. Zagadnienia ogólne</b> .....	11
1.1. Rdzeń AVR .....	12
1.2. Rodzaje pamięci .....	13
1.2.1. Rejestry ogólnego przeznaczenia .....	14
1.2.2. Przestrzeń wejścia-wyjścia .....	15
1.2.3. Wewnętrzna pamięć SRAM .....	15
1.2.4. Stos .....	15
1.2.5. Pamięć programu .....	16
1.3. Tryby adresowania .....	16
1.3.1. Pamięć danych, SRAM .....	17
1.3.2. Rejestry robocze .....	18
1.3.3. Przestrzeń wejścia-wyjścia .....	19
1.3.4. Pamięć programu – adresowanie stałych .....	20
1.3.5. Pamięć programu – adresowanie skoków .....	21
1.4. Podstawowe rejestry funkcyjne .....	22
1.4.1. Rejestr statusu – SREG .....	22
1.4.2. Wskaźnik stosu – SPH:SPL .....	23
1.4.3. Rejestry GPIOR (ang. <i>General Purpose I/O Registers</i> ) .....	24
1.4.4. Rejestr RAMPZ (ang. <i>RAM Page Z select register</i> ) .....	24
1.5. Bity sterujące .....	25
1.5.1. Bity konfiguracyjne (ang. <i>fuse bits</i> ) .....	25
1.5.2. Bity zabezpieczające (ang. <i>lock bits</i> ) .....	25
1.6. Zegar systemowy .....	27
1.6.1. Wewnętrzny, skalibrowany układ RC .....	28
1.6.2. Zewnętrzny układ RC .....	29
1.6.3. Rezonator kwarcowy i ceramiczny .....	29
1.6.4. Zewnętrzne źródło sygnału zegarowego .....	30
1.6.5. Zewnętrzne wykorzystanie zegara systemowego .....	31
1.6.6. Preskaler częstotliwości zegarowej .....	31
1.6.7. Czasy startu układu zegarowego .....	32
1.6.8. Kiedy nic nie działa .....	33
1.7. Układy zerujące .....	33
1.7.1. Układ POR .....	34
1.7.2. Zewnętrzne źródło zerujące .....	34
1.7.3. Układ BOD .....	34
1.7.4. Układ WDT .....	35
1.7.5. MCUCSR i wszystko wiadomo .....	38
1.7.6. Do trzech razy sztuka .....	38
1.8. Zarządzanie energią .....	39
1.8.1. Wstrzymywanie systemu .....	39
1.8.2. Wstrzymywanie poszczególnych modułów .....	40
1.8.3. Porady dla szczególnie oszczędnych .....	41
1.9. System przerwań .....	41
1.9.1. Aktywność przerwań .....	42
1.9.2. Priorytety i wektory przerwań .....	42
1.9.3. Przerwanie inicjalizacyjne .....	44
1.9.4. Znaczniki przerwań .....	44

1.9.5.	Obsługa przerwania .....	45
1.9.6.	Podprogram obsługujący .....	46
1.9.7.	Wektorowe wariacje ( <i>boot loader</i> ) .....	46
1.10.	<i>Boot loader</i> .....	47
1.10.1.	Obszary RWW i NRWW .....	48
1.10.2.	Sekcja aplikacji i BLS .....	49
1.10.3.	Bezpieczeństwo zapisu i przerwania .....	50
1.10.4.	Uaktywnianie <i>boot loadera</i> .....	50
1.10.5.	Rejestr sterujący SPMCR .....	51
1.10.6.	Adresowanie pamięci programu .....	52
1.10.7.	Kasowanie strony pamięci programu .....	52
1.10.8.	Ładowanie bufora tymczasowego .....	53
1.10.9.	Zapis strony pamięci programu .....	53
1.10.10.	Odblokowywanie sekcji RWW.....	54
1.10.11.	Zapis bitów zabezpieczających BLB.....	54
1.10.12.	Odczyt bitów sterujących .....	55
1.11.	Interfejs zewnętrznej pamięci danych .....	56
1.11.1.	Linie sygnałowe .....	56
1.11.2.	Organizacja pamięci danych .....	57
1.11.3.	Uaktywnienie interfejsu .....	58
1.11.4.	Czasy dostępu i przebiegi sygnałów .....	59
1.12.	Interfejsy programowania i uruchomieniowe.....	61
1.12.1.	Równoległy interfejs programowania.....	62
1.12.2.	Interfejs programowania SPI .....	62
1.12.3.	Interfejs JTAG.....	63
1.12.4.	Interfejs <i>debugWIRE</i> .....	65
<b>2.</b>	<b>Zintegrowane układy peryferyjne.....</b>	<b>67</b>
2.1.	Porty wejścia-wyjścia .....	68
2.1.1.	Dedykowane rejestry funkcyjne .....	68
2.1.2.	Tryb wejściowy.....	70
2.1.3.	Tryb wyjściowy.....	71
2.1.4.	Alternatywne funkcje wyprowadzeń .....	71
2.2.	Moduł przerwania zewnętrznych.....	72
2.2.1.	Typy przerwania zewnętrznych .....	72
2.2.2.	Obsługa przerwania INTn .....	73
2.2.3.	Obsługa przerwania PCIn.....	74
2.3.	Pamięć EEPROM.....	75
2.3.1.	Dedykowane rejestry funkcyjne .....	75
2.3.2.	Zapis pamięci .....	76
2.3.3.	Odczyt pamięci .....	78
2.3.4.	Równomierne zużycie pamięci.....	78
2.3.5.	Możliwe problemy .....	79
2.4.	Układy licznikowe .....	80
2.4.1.	Dedykowane rejestry funkcyjne .....	81
2.4.2.	Mechanizm buforowy .....	82
2.4.3.	Źródła impulsów zliczanych.....	83
2.4.4.	Praca asynchroniczna.....	83
2.4.5.	Preskaler częstotliwości .....	85

---

2.4.6.	Tryb pracy normalnej.....	86
2.4.7.	Porównywanie.....	87
2.4.8.	Przechwytywanie .....	88
2.4.9.	Tryb CTC.....	89
2.4.10.	Szybki tryb PWM.....	91
2.4.11.	Zaawansowane tryby PWM.....	92
2.4.12.	Generacja przerwań .....	94
2.5.	Moduł USART.....	95
2.5.1.	Informacje podstawowe.....	96
2.5.2.	Ramka transmisyjna.....	96
2.5.3.	Dedykowane rejestry funkcyjne .....	97
2.5.4.	Inicjalizacja i obsługa (tryb asynchroniczny).....	102
2.5.5.	Tryb synchroniczny.....	104
2.5.6.	Tryb wieloprocesorowy .....	105
2.6.	Moduł TWI (interfejs I <sup>2</sup> C).....	106
2.6.1.	Informacje podstawowe.....	106
2.6.2.	Przebieg transmisji.....	107
2.6.3.	Dedykowane rejestry funkcyjne .....	111
2.6.4.	Tryb nadrzędny .....	114
2.6.5.	Tryb podrzędny .....	117
2.7.	Moduł SPI.....	119
2.7.1.	Informacje podstawowe.....	119
2.7.2.	Przebieg transmisji.....	120
2.7.3.	Dedykowane rejestry funkcyjne .....	122
2.7.4.	Tryb nadrzędny .....	123
2.7.5.	Tryb podrzędny .....	125
2.8.	Moduł USI .....	127
2.8.1.	Informacje podstawowe.....	127
2.8.2.	Dedykowane rejestry funkcyjne .....	127
2.8.3.	Tryb SPI.....	131
2.8.4.	Tryb I <sup>2</sup> C .....	133
2.9.	Komparator analogowy.....	135
2.9.1.	Budowa i działanie .....	135
2.9.2.	Dedykowane rejestry funkcyjne .....	136
2.10.	Przetwornik A/C (ADC).....	138
2.10.1.	Informacje podstawowe.....	138
2.10.2.	Część analogowa.....	139
2.10.3.	Dedykowane rejestry funkcyjne .....	141
2.10.4.	Działanie i obsługa modułu.....	145
2.10.5.	Wynik przetwarzania .....	146
2.10.6.	Przeciwdziałanie zakłóceniom.....	147
2.11.	Sterownik wyświetlacza LCD .....	149
<b>3.</b>	<b>Asembler AVR.....</b>	<b>151</b>
3.1.	Język symboliczny .....	152
3.1.1.	Translator .....	152
3.1.2.	Składnia.....	152
3.1.3.	Wyrażenia.....	153
3.1.4.	Podstawowe dyrektywy asemblera.....	156

3.1.5.	Definicje.....	157
3.1.6.	Segmenty programu.....	157
3.1.7.	Zmienne w pamięci danych.....	159
3.1.8.	Stałe w pamięci programu i EEPROM.....	159
3.1.9.	Makra.....	160
3.1.10.	Translacja warunkowa.....	161
3.1.11.	Preprocesor.....	163
3.1.12.	Pliki nagłówkowe.....	163
3.2.	Lista instrukcji.....	164
3.2.1.	Rejestry robocze: formatowanie [CLR, SER].....	166
3.2.2.	Rejestry robocze: operacje na bitach [SBR, CBR].....	166
3.2.3.	Rejestry robocze: ładowanie wartością bezpośrednią [LDI].....	167
3.2.4.	Rejestry robocze: bitowa suma [OR, ORI].....	167
3.2.5.	Rejestry robocze: bitowy iloczyn [AND, ANDI].....	167
3.2.6.	Rejestry robocze: suma modulo 2 [EOR].....	168
3.2.7.	Rejestry robocze: logiczne przesuwanie [LSL, LSR, ROL, ROR].....	168
3.2.8.	Rejestry robocze: zamiana półbajtów [SWAP].....	169
3.2.9.	Rejestry robocze: zwiększanie i zmniejszanie [INC, DEC].....	170
3.2.10.	Rejestry robocze: arytmetyczne dodawanie [ADD, ADC, ADIW].....	171
3.2.11.	Rejestry robocze: arytmetyczne odejmowanie [SUB, SUBI, SBC, SBIC, SBIW].....	172
3.2.12.	Rejestry robocze: arytmetyczne mnożenie [MUL, MULS, MULSU, FMUL, FMULS, FMULSU].....	173
3.2.13.	Rejestry robocze: arytmetyczne przesuwanie [ASR].....	174
3.2.14.	Rejestry robocze: uzupełnienie jedynekowe [COM].....	175
3.2.15.	Rejestry robocze: uzupełnienie dwójkowe [NEG].....	175
3.2.16.	Rejestry robocze: kopiowanie [MOV, MOVW].....	176
3.2.17.	Rejestry robocze: kopiowanie i ładowanie bitów [BST, BLD].....	176
3.2.18.	Rejestry robocze: testowanie i porównywanie wartości [TST, CP, CPC, CPI].....	177
3.2.19.	Rejestr SREG: operacje na znacznikach [BSET, BCLR, SEC, CLC, SEN, CLN, SEZ, CLZ, SEI, CLI, SES, CLS, SEV, CLV, SET, CLT, SEH, CLH].....	178
3.2.20.	Pamięć danych: odczyt [IN, LDS, LD, LDD].....	180
3.2.21.	Pamięć danych: zapis [OUT, STS, ST, STD].....	181
3.2.22.	Pamięć danych: operacje na bitach [SBI, CBI].....	183
3.2.23.	Pamięć danych: operacje na stosie [PUSH, POP].....	183
3.2.24.	Pamięć programu: odczyt [LPM, ELPM].....	184
3.2.25.	Pamięć programu: zapis [SPM].....	186
3.2.26.	Przebieg programu: skoki bezwarunkowe [JMP, IJMP, RJMP].....	186
3.2.27.	Przebieg programu: wywołania podprogramów [CALL, ICALL, RCALL].....	187
3.2.28.	Przebieg programu: powrót z podprogramów [RET, RETI].....	188
3.2.29.	Przebieg programu: testowanie rejestrów i pomijanie instrukcji [CPSE, SBRC, SBRS, SBIC, SBIS].....	189
3.2.30.	Przebieg programu: testowanie rejestru SREG i rozgałęzienia [BRBS, BRBC, BREQ, BRNE, BRCS, BRCC, BRSH, BRLO, BRMI, BRPL, BRGE, BRLT, BRHS, BRHC, BRTS, BRTC, BRVS, BRVC, BRIE, BRID].....	190
3.2.31.	Instrukcje specjalne [WDR, NOP, BREAK, SLEEP].....	193

<b>4. Środowisko projektowe</b> .....	195
4.1. AVR Studio .....	196
4.1.1. Pierwsze spotkanie .....	197
4.1.2. Symulator .....	200
4.1.3. Programowanie .....	205
4.1.4. Emulacja ICE .....	206
4.1.5. Emulacja OCD .....	206
4.1.6. Uwagi .....	207
4.2. PonyProg .....	208
4.2.1. Programator ISP .....	208
4.2.2. Obsługa programu .....	209
4.3. Projekt przykładowy .....	211
4.3.1. Założenia .....	211
4.3.2. Przedstawienie schematyczne .....	212
4.3.3. Tworzenie oprogramowania .....	213
4.3.4. Proces uruchomieniowy .....	215
4.3.5. Programowanie .....	215
<b>5. Ćwiczenia i przykłady zastosowań</b> .....	217
5.0. Wprowadzenie .....	218
5.0.1. Środowisko uruchomieniowe .....	218
5.0.2. Zestaw uruchomieniowy .....	218
5.0.3. Programy ćwiczeniowe i biblioteczne .....	226
5.1. Ćwiczenie 1. Podstawy programu assemblerowego, operacje na portach .....	226
5.1.1. Cel ćwiczenia .....	226
5.1.2. Obwód ćwiczeniowy .....	226
5.1.3. Opis ćwiczenia .....	226
5.1.4. Dla ambitnych .....	231
5.2. Ćwiczenie 2. Operacje arytmetyczno-logiczne, znaczniki rejestru SREG, pętle .....	232
5.2.1. Cel ćwiczenia .....	232
5.2.2. Obwód ćwiczeniowy .....	232
5.2.3. Kodowanie liczb .....	232
5.2.4. Operacje arytmetyczne na liczbach całkowitych .....	234
5.2.5. Operacje arytmetyczne na liczbach ułamkowych .....	239
5.2.6. Operacje logiczne .....	241
5.2.7. Dla ambitnych .....	242
5.3. Ćwiczenie 3. Stos, podprogramy i przerwania; obsługa klawiatury matrycowej i opóźnienia .....	242
5.3.1. Cel ćwiczenia .....	242
5.3.2. Obwód ćwiczeniowy .....	242
5.3.3. Opis ćwiczenia .....	242
5.3.4. Dla ambitnych .....	255
5.4. Ćwiczenie 4. Licznik, przerwania; obsługa wyświetlacza multipleksowanego, kalkulator .....	255
5.4.1. Cel ćwiczenia .....	255
5.4.2. Obwód ćwiczeniowy .....	255
5.4.3. Opis ćwiczenia .....	256
5.4.4. Dla ambitnych .....	267

5.5. Ćwiczenie 5. Interfejsy równoległe; obsługa modułów alfanumerycznych LCD .....	268
5.5.1. Cel ćwiczenia .....	268
5.5.2. Obwód ćwiczeniowy .....	268
5.5.3. Opis ćwiczenia .....	268
5.5.4. Dla ambitnych .....	286
5.6. Ćwiczenie 6. Interfejsy szeregowe i buforowanie; obsługa klawiatury PC, terminal znakowy .....	286
5.6.1. Cel ćwiczenia .....	286
5.6.2. Obwód ćwiczeniowy .....	286
5.6.3. Opis ćwiczenia .....	287
5.6.4. Dla ambitnych .....	306
5.7. Ćwiczenie 7. Interfejsy optyczne i pamięć EEPROM; programowalny pilot RC-5 .....	306
5.7.1. Cel ćwiczenia .....	306
5.7.2. Obwód ćwiczeniowy .....	307
5.7.3. Opis ćwiczenia .....	307
5.7.4. Dla ambitnych .....	321
5.8. Ćwiczenie 8. Przetwarzanie A/C i C/A; woltomierz i efekt echa .....	321
5.8.1. Cel ćwiczenia .....	321
5.8.2. Obwód ćwiczeniowy .....	322
5.8.3. Opis ćwiczenia .....	323
5.8.4. Dla ambitnych .....	332
5.9. Ćwiczenie 9. Przetwarzanie sygnałów; prosty analizator widma .....	332
5.9.1. Cel ćwiczenia .....	332
5.9.2. Obwód ćwiczeniowy .....	332
5.9.3. Opis ćwiczenia .....	333
5.9.4. Dla ambitnych .....	344
5.10. Ćwiczenie 10. Modyfikacja pamięci programu; <i>boot loader</i> wykorzystujący interfejs RS-232 .....	345
5.10.1. Cel ćwiczenia .....	345
5.10.2. Obwód ćwiczeniowy .....	345
5.10.3. Opis ćwiczenia .....	345
5.10.4. Dla ambitnych .....	352
<b>Dodatki</b> .....	<b>353</b>
Dodatek A. Zestawienie układów AVR .....	354
Dodatek B. Wybrane właściwości i charakterystyki elektryczne układu ATmega16 .....	358
Dodatek C. Zestawienie rozkazów dla układu ATmega16 .....	365
Dodatek D. Zestawienie rejestrów funkcyjnych układu ATmega16 .....	369
Dodatek E. Obsługa interfejsu USB .....	371
Dodatek F. Słowo o kompilatorach i językach wyższego poziomu .....	376
Dodatek G. Przeciwdziałanie zakłóceniom .....	379
Dodatek H. Źródła informacji na temat układów AVR .....	381
Dodatek I. Tabela kodów ASCII .....	382
Dodatek J. Tabela kodów znakowych sterownika LCD HD44870 .....	384
<b>Literatura</b> .....	<b>386</b>
<b>Skorowidz</b> .....	<b>387</b>