

Wstęp	5
Część 1.	7
1. Trochę historii i wiadomości ogólnych	8
Na poważnie wszystko rozpoczęło się od TTL-i.....	8
Prawie równoległe „szły” CMOS-y.....	11
BiCMOS – połączenie cech układów TTL i CMOS.....	14
Zabezpieczenia układów cyfrowych.....	14
2. Rodziny układów cyfrowych	21
Przegląd rodzin układów cyfrowych.....	21
Rodziny 4000, 4000A, 4000B, MC1400.....	24
Rodzina ABT.....	24
Rodziny ABTE/ETL, ETL/VME (Fairchild).....	25
Rodziny AC/ACT.....	25
Rodziny AHC/AHCT (TI, Philips), VHC (Fairchild, ON, Toshiba).....	26
Rodzina ALB.....	27
Rodzina ALS.....	27
Rodziny ALVC (TI, Hitachi/Renesas, IDT, Pericom, Philips), VCX (Fairchild, ON, Toshiba).....	28
Rodzina ALVT.....	28
Rodzina AS.....	29
Rodzina AUC.....	29
Rodzina AUP.....	30
Rodzina AVC.....	30
Rodzina BCT (TI, Fairchild), BC (ON, Toshiba).....	31
Rodzina BTA.....	32
Rodzina CB3Q.....	32
Rodzina CB3T.....	33
Rodziny CBT (TI), FST (Fairchild), FST/QS (IDT), P15C (Pericom).....	34
Rodzina CBT-C.....	34
Rodziny CBTLV (TI, IDT), P13B (Pericom).....	35
Rodzina F.....	35
Rodziny FB+/BTL, DS (Fairchild).....	36
Rodzina FCT.....	36
Rodzina GTL.....	37
Rodzina GTLP.....	38
Rodziny HC, HCT.....	40
Rodzina HSTL.....	41
Rodzina LS.....	41
Rodziny LV (TI, Hitachi/Renesas, Philips), LV-A (TI), LVQ/LVX (Fairchild, ON, Toshiba).....	42
Rodziny LVC (TI, Hitachi/Renesas, IDT, Philips), LCX (Fairchild, IDT, ON, Pericom, Toshiba), LPT (Pericom).....	43
Rodzina LVT.....	44
Rodzina S.....	44
Rodzina SSTL.....	45
Rodzina HSTL.....	45

Rodzina SSTU.....	46
Rodziny SSTV/SSTVF.....	46
Rodzina TTL.....	47
Rodzina TVC.....	48
Rodzina VME.....	49
<i>Little Logic</i>	49
Porównanie rodzin układów cyfrowych.....	53
Część 2.	57
3. Zasady współpracy układów cyfrowych różnych rodzin	58
Poziomy logiczne, kompatybilność układów.....	58
Łączenie układów wielonapięciowych – o czym trzeba pamiętać?.....	62
Obwody wejściowe, zabezpieczające przed zakłóceniami elektrostatycznymi.....	62
Układ Bus-Hold.....	63
Stopnie wyjściowe układów CMOS.....	63
Stopnie wyjściowe <i>Open Collector</i> lub <i>Open Drain</i>	64
Niebezpieczeństwo przepływu prądu pomiędzy liniami zasilającymi np. od +5 V do +3,3 V (lub niższych), a także do masy.....	64
4. Metody dopasowywania układów cyfrowych pracujących w systemach wielonapięciowych	69
Jednokierunkowa translacja poziomów.....	69
Translacja napięciowa z poziomów 3,3V-LVTTL/LVCMOS do TTL (5 V).....	70
Translacja napięciowa z poziomów TTL (5 V) do 3,3V-LVTTL/LVCMOS.....	70
Translacja napięciowa z poziomów CMOS (5 V) do 3,3V-LVTTL/LVCMOS.....	71
Rezystancyjny dzielnik napięciowy jako translator poziomów w dół.....	71
Interfejs dla systemów wielonapięciowych wykorzystujący elementy <i>Open Drain</i> lub <i>Open Collector</i>	72
Translacja napięciowa z poziomów 3,3V-LVTTL/LVCMOS do CMOS (5 V) z użyciem bramek pośrednich.....	73
Translacja napięciowa z poziomów 3,3V-LVTTL/LVCMOS do CMOS (5 V).....	73
Dwukierunkowa translacja poziomów.....	76
Translacja napięciowa z poziomów z poziomów TTL (5 V) do 3,3V-LVTTL/LVCMOS z użyciem kluczy CBT i CBTD.....	76
Inne układy wykorzystywane do translacji poziomów.....	77
5. Ścieżki migracji	83
6. Zasilanie niskonapięciowych układów cyfrowych	85
7. Zasady projektowania obwodów drukowanych przeznaczonych dla układów cyfrowych	91
Źródła i miejsca powstawania zakłóceń.....	91
Rodzaje obudów.....	92
Rozmieszczenie elementów na PCB, prowadzenie masy i ścieżek sygnałowych.....	92
Prowadzenie zasilania.....	92
Blokowanie zasilania, niewykorzystane wejścia układów cyfrowych.....	93