

Wstęp

Na świecie wydano wiele książek poświęconych językowi VHDL (*Very high speed integrated circuit Hardware Description Language*) i układom FPGA (*Field Programmable Gate Array*), kilka ukazało się także w naszym kraju. Przygotowanie kolejnej wydaje się przedsięwzięciem ryzykownym, ale dzięki jej silnemu ukierunkowaniu na prezentację zagadnień praktycznych, których znajomość jest niezbędna konstruktorom zamierzającym świadomie korzystać z możliwości oferowanych przez FPGA wierzymy, że spotka się z dobrym przyjęciem Czytelników.

Książka nie jest podręcznikiem do VHDL-a ani instrukcją obsługi programów CAD/EDA stosowanych do realizacji projektów w układach FPGA. Nie jest także podręcznikiem do nauki podstaw techniki cyfrowej ani instrukcją obsługi zestawów ewaluacyjnych lub innych narzędzi sprzętowych. Naszym zamiarem było przygotowanie podstawowego kursu pokazującego na efektownych przykładach – a jest ich w książce wiele – co potrafią współczesne układy FPGA oraz jak przygotować dla nich projekty zarówno proste, jak i bardziej zaawansowane.

Wszystkie projekty przygotowane na potrzeby książki opisaliśmy w języku VHDL, w większości przypadków bez korzystania ze specyficznych możliwości sprzętowych dostępnych w układach FPGA z rodziny Spartan 3 firmy Xilinx. Dzięki temu Czytelnicy zamierzający implementować projekty w układach z innych rodzin lub oferowanych przez innych producentów nie będą musieli dokonywać kłopotliwych modyfikacji opisów, co – zwłaszcza na początku – bywa kłopotliwe i może zniechęcić do zagłębienia się w temat. Pliki źródłowe, symulacyjne i dokumentujące działanie implementowanych projektów (w większości przypadków dźwiękowe *.wav) są dostępne na stronie internetowej wydawnictwa BTC.

Działanie projektów prezentowanych w książce sprawdziliśmy na układach XC3S200 w obudowach VQFP100. Zastosowaliśmy je w dwóch prostych zestawach uruchomieniowych. Czytelnicy, którzy nie boją się lutownicy mogą, korzystając z udostępnionej dokumentacji, samodzielnie wykonać płytkę drukowaną jednego z zestawów. Czytelnicy, którzy wolą skupić się wyłącznie na poznawaniu układów FPGA i języka VHDL, mogą skorzystać z oferty *Kamami.pl*, które przygotowało zestaw składający się z płyty bazowej z podstawowymi peryferiami (zestaw oznaczony ZL9PLD) i modułu *dipPLD* (zestaw oznaczony ZL10PLD – zastosowano w nim układ XC3S200, konfigurator z pamięcią Flash, stabilizatory napięć zasilających, generator kwarcowy i inne podzespoły peryferyjne). Do syntezy i implementacji prezentowanych projektów wykorzystaliśmy pakiet WebPack ISE, udostępniony bezpłatnie na stronie internetowej firmy Xilinx. Jest to nowoczesny, przyjazny w obsłudze program narzędziowy o dużych możliwościach i efektywnie działającym syntezerze HDL, doskonale współpracujący z symulatorem opisów Verilog/VHDL – programem ModelSIM, udostępnionym bezpłatnie przez firmę Mentor Graphics.

Według naszych obliczeń dokumentacja dotycząca układów z rodziny Spartan 3 udostępniona przez producenta liczy łącznie ponad 2300 stron, co sugeruje, że ich szybkie poznanie jest trudne lub wręcz niemożliwe. Praktyka pokazuje jednak, że podczas realizacji wielu typowych projektów nie jest konieczne zagłębianie się w niektóre specyficzne zagadnienia projektowe, stosunkowo rzadko występuje

także konieczność korzystania z wyrafinowanych możliwości peryferii zintegrowanych w FPGA. Dlatego, skupiając się na rzeczach – jak wynika z naszej praktyki – najistotniejszych, zrezygnowaliśmy z dokładnego omawiania wszystkich szczegółów architektury układów Spartan 3, odsyłając (w odpowiednich miejscach) Czytelników zainteresowanych zgłębieniem tajników do not aplikacyjnych i podręczników udostępnionych przez producenta.

Mamy nadzieję, że sposób prezentacji fascynujących zagadnień związanych z nowoczesnymi układami FPGA, dobór narzędzi projektowych i przygotowane przez nas przykładowe projekty będą dobrym fundamentem dla poznania i zrozumienia tego „co, jak i dlaczego” dzieje się w FPGA. Warto to zrobić już teraz, bo era projektów w układach *System-on-Chip* nadchodzi wielkimi krokami, a są one oparte właśnie na FPGA.

Jacek Majewski, Piotr Zbysiński

Wrocław, Warszawa

10 kwietnia 2007